

**FORMATION OF THROUGH-HOLE SILICON SUBSTRATE**

Patent Number: JP10256227  
Publication date: 1998-09-25  
Inventor(s): INABA MASATOSHI; SATOU AKINOBU  
Applicant(s):: FUJIKURA LTD  
Requested Patent: ☐ JP10256227  
Application Number: JP19970056361 19970311  
Priority Number(s):  
IPC Classification: H01L21/3063 ; C25F3/12  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide a method for forming a through-hole, capable of forming a through-hole having a large aspect ratio by utilizing photo excited electrolytic polishing process to suppress the effects of useless etching.

**SOLUTION:** Cathode electrodes 3a, 3b are disposed in the right and left parts of an electrolyzer 1 containing HF solution 2, and a silicon substrate 8 to be processed is disposed at the center thereof. The silicon substrate 8 has V-shaped cross-section grooves, formed beforehand at the opposite positions of two main surfaces 12a, 12b thereof. Two light sources 4a, 4b are disposed outside the electrolyzer 1. The process wherein the groove in the second main surface 12b is etched vertically, while irradiating with exciting light 5a from the first main surface 12a side of the silicon substrate 8, and the groove in the first main surface 12a is etched vertically, while irradiating with exciting light 5b from the second main surface 12b side of the silicon substrate 8, is repeated to form a through-hole for communicating the first and the second main surfaces.

---

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-256227

(43)公開日 平成10年(1998) 9月25日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 21/3063

H 0 1 L 21/306

L

C 2 5 F 3/12

C 2 5 F 3/12

審査請求 未請求 請求項の数1 O L (全 4 頁)

(21)出願番号 特願平9-56361

(22)出願日 平成9年(1997) 3月11日

(71)出願人 000005186

株式会社フジクラ

東京都江東区木場1丁目5番1号

(72)発明者 稲葉 正俊

東京都江東区木場1丁目5番1号 株式会  
社フジクラ内

(72)発明者 佐藤 伸暢

東京都江東区木場1丁目5番1号 株式会  
社フジクラ内

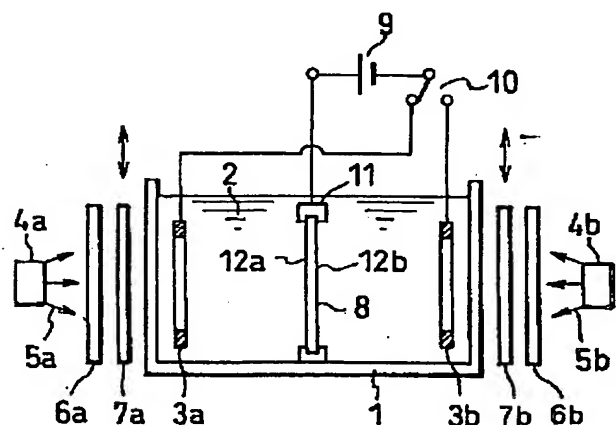
(74)代理人 弁理士 伊丹 勝

(54)【発明の名称】 シリコン基板の貫通孔形成方法

(57)【要約】

【課題】 光励起電解研磨法を利用して、無用なエッチングの影響を抑制してアスペクト比の大きい貫通孔を形成することを可能としたシリコン基板の貫通孔形成方法を提供する。

【解決手段】 HF溶液2を入れた電解槽1の左右にカソード電極3a、3bを配置し、中央に加工すべきシリコン基板8を配置する。シリコン基板8は予め二つの主面12a、12bの相対向する位置に断面V字状の溝を加工したものとする。電解槽1の外には二つの光源4a、4bを配置する。シリコン基板8の第1の主面12a側から励起光5aを照射しながら第2の主面12bの溝を垂直方向にエッチングし、シリコン基板8の第2の主面12b側から励起光5bを照射しながら第1の主面12aの溝を垂直方向にエッチングする工程を繰り返すことにより、第1、第2の主面間を連通させた貫通孔を形成する。



## 【特許請求の範囲】

【請求項1】 シリコンに対する電解液を入ると共に第1及び第2のカソード電極を配置した電解槽を用意し、

シリコン基板の第1及び第2の主面の相対向する位置にそれぞれ断面V字状の溝を加工し、

前記シリコン基板をその第1及び第2の主面をそれぞれ前記第1及び第2のカソード電極に対向させて前記電解槽内に配置し、

前記シリコン基板の第1の主面側から励起光を照射しながら前記第2の主面の溝を第2の主面に垂直な方向にエッチングする工程と前記シリコン基板の第2の主面側から励起光を照射しながら前記第1の主面の溝を第1の主面に垂直な方向にエッチングする工程との組み合わせにより前記第1及び第2の主面の溝間を連通させた貫通孔を形成することを特徴とするシリコン基板の貫通孔形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、シリコン基板に貫通孔を形成する方法に係り、特に光励起電解研磨法を利用してアスペクト比の大きい貫通孔を形成する方法に関する。

## 【0002】

【従来の技術】ICチップを他の電子部品と共に高密度実装するために、シリコン基板に貫通配線を形成することは有効である。しかし、従来知られているマイクロマシニング技術を用いてシリコン基板に貫通孔を形成しようとすると、高密度の貫通配線を得ることは難しい。例えば、KOH等の結晶面異方性をもつウェットエッチング法を利用すると、テーバエッチングとなるために、数100 $\mu\text{m}$ 厚のシリコン基板に貫通孔を開けると開口は大きく広がってしまう。RIE等のドライエッチング法により垂直に溝加工を行う方法も深い溝加工は困難で、数100 $\mu\text{m}$ 厚のシリコン基板に貫通孔を開けることはできない。簡単に貫通孔を開ける技術としてはレーザ加工や超音波加工があるが、これらは装置が高価である。

【0003】シリコン基板に高アスペクト比の溝を加工する技術として最近、光励起を組み合わせた電解研磨法が提案されている（例えば、J. Electrochem. Soc., Vol. 137, No.2, Feb. 1990, pp653-659 参照）。この方法によれば、予め表面にKOHにより断面V字状の溝を加工したn型シリコン基板を、HF溶液を電解液とする電解槽に入れ、シリコン基板の裏面電極（アノード）と電解槽中のカソード電極との間に直流電圧を印加し、同時にシリコン基板裏面から励起光を当てて、溝を垂直方向に加工することができる。これは、光励起によりシリコン基板裏面で生成された小数キャリア（正孔）を予め表面に形成されたV字溝の先端に集中させることで、V字溝の先端のみが電気化学的にエッチングされることを

利用している。

【0004】この光励起電解研磨法で垂直の溝を加工するためには、光励起がない状態で電解研磨が生じないように電流密度を一定レベル以下に設定すること、表面のV字溝の周囲がほぼ空乏化する状態として、裏面側からの光照射により生成された正孔がV字溝先端に集中するようにすること、基板全体でキャリアが励起されないように（即ち基板全体が加熱されないように）励起光の波長を選択すること、等が重要とされている。

## 【0005】

【発明が解決しようとする課題】しかし、上述した光励起電解研磨法をそのままシリコン基板の貫通孔形成に適用するには問題がある。光励起電解研磨法では、加工条件を最適化しないと、溝の垂直方向のエッチングと同時に、図5（a）の平面図に示したように溝の周囲から特定の結晶面に沿った横方向のエッチングが進行したり、或いは図5（b）の断面図に示したように、溝が深さ方向に二股に枝分れしてエッチングが進行するという事態が生じる。しかも溝の成長速度（即ちエッチング・レート）は約0.5 $\mu\text{m}/\text{min}$ であり、例えば50 $\mu\text{m}$ の溝を加工するのに約100分の処理時間を要する。従って無用なエッチングを生じることなく、貫通孔を形成することは容易ではなく、例えば横方向のエッチング・レートが小さいとしても、長時間の処理によりその影響は無視できなくなる。

【0006】この発明は、上記事情を考慮してなされたもので、光励起電解研磨法を利用して、無用なエッチングの影響を抑制してアスペクト比の大きい貫通孔を形成することを可能としたシリコン基板の貫通孔形成方法を提供することを目的としている。

## 【0007】

【課題を解決するための手段】この発明に係るシリコン基板の貫通孔形成方法は、シリコンに対する電解液を入ると共に第1及び第2のカソード電極を配置した電解槽を用意し、シリコン基板の第1及び第2の主面の相対向する位置にそれぞれ断面V字状の溝を加工し、前記シリコン基板をその第1及び第2の主面をそれぞれ前記第1及び第2のカソード電極に対向させて前記電解槽内に配置し、前記シリコン基板の第1の主面側から励起光を照射しながら前記第2の主面の溝を第2の主面に垂直な方向にエッチングする工程と前記シリコン基板の第2の主面側から励起光を照射しながら前記第1の主面の溝を第1の主面に垂直な方向にエッチングする工程との組み合わせにより前記第1及び第2の主面の溝間を連通させた貫通孔を形成することを特徴とする。

【0008】この発明によれば、シリコン基板の貫通孔を形成すべき位置に両面からV字状の溝を形成して、両面の溝からの光励起電解研磨法による垂直方向エッチングを行うから、無用な横方向エッチングが生じるとしても、片面のみからエッチングを行う場合に比べて横方向

エッチングの影響は半減する。また、最適エッチング条件からずれてある深さで二股に分かれるような条件であったとしても、両面からのエッチングを行うことにより、溝が二股に分かれる事態を防止することができる。従って、アスペクト比の大きい貫通孔を高密度に形成することが可能になる。

#### 【0009】

【発明の実施の形態】以下、図面を参照して、この発明の実施例を説明する。図1は、この発明の一実施例による光励起電解研磨装置の構成を示す。横型の電解槽1には、電解液として弗酸(HF)溶液2が入れられ、また白金(Pt)製の第1のカソード電極3aと第2のカソード電極3bが左右に配置され、中央部に加工すべきシリコン基板8が挿入されるようになっている。シリコン基板8は、比抵抗0.05Ω-cmを超える、例えば5Ω-cm程度のn型であって、500μm厚程度とし、図2に示すように、予め第1の主面12a及び第2の主面12bのそれぞれ貫通孔を形成すべき位置にV字状の溝21a、21bを形成しておく。溝21a、21bの大きさは、5~30μm程度とする。この溝形成は、例えばKOHを用いた異方性エッチングによる。なお電解槽1は、シリコン基板8を仕切板の一部として用いて、仕切板により二つの槽に分けられた二槽式としてもよい。

【0010】電解槽1の外には、シリコン基板8の両面に励起光を当てるべく、二つの光源4a、4bが配置されている。光源4a、4bはタングステンランプと水銀ランプを組み合わせたものである。二つの光源4a、4bからの励起光5a、5bはそれぞれ赤外線吸収フィルタ6a、6bにより長波長成分がカットされる。なおこれらの励起光5a、5bをシリコン基板8に照射するために、カソード電極3a、3bはリング状としている。また、励起光5a、5bを選択的にシリコン基板8に照射するために、シャッター7a、7bが設けられている。

【0011】パルス電源9は、正極が基板保持具11を介してシリコン基板8に接続され、負極はリレー10により選択的に第1のカソード電極3aまたは第2のカソード電極3bに接続されるようになっている。この電源接続の切換えは、第1のカソード電極3aに対向するシリコン基板8の第1の主面12a側からのエッチングと、第2のカソード電極3bに対向する第2の主面12b側からのエッチングとを交互に行うためであり、この電源接続の切換えと同期して、シャッター7a、7bにより光源4a、4bからの励起光照射のオンオフ切換えも行われるようになっている。

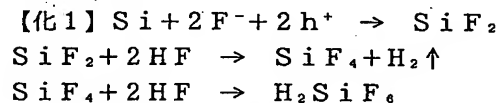
【0012】具体的な光励起電解研磨の条件を説明すると、電解液であるHF溶液2は、2.5wt%程度の濃度とする。励起光5a、5bは、シリコン基板8を加熱しないように、赤外線吸収フィルタ6a、6bにより赤外成分をカットして、200~1000nmの波長帯とし

て照射する。電源9は、光励起を行わない状態ではシリコンを電解研磨しない程度の化成電流密度(飽和電流密度が数μA/cm<sup>2</sup>)となるように設定する。また、図では省略したが、電解槽1には電解液攪拌装置を備えるとともに、温度調節器を備えて、シリコン基板8が光励起のない状態で電解研磨されることがないように加熱を防止する。

【0013】そして、パルス電源9の接続切り替えと、シャッター7a、7bのオンオフにより、シリコン基板8の第1の主面12a側から励起光5aを照射しながら、第2の主面12bの溝21bを垂直方向にエッチングし(図3(a))、第2の主面12b側から励起光5bを照射しながら第1の主面12aの溝21aを垂直方向にエッチングする(図3(b))という工程を繰り返す。図3(a)(b)に示したように、光励起によりシリコン基板8内の励起光源に近い方で生成された正孔はドリフトして反対側の溝の先端部に集中的に集められ、これにより溝の先端部が選択的にエッチングされ、ほぼ垂直方向にのみ溝が成長する。

【0014】溝先端でのエッチングが行われるメカニズムは、溝先端に正孔(h<sup>+</sup>)が集中することにより生じる次のような反応による。

#### 【0015】



【0016】最終生成物H<sub>2</sub>SiF<sub>6</sub>は水に可溶であり、従って電解液を攪拌しながらエッチングを行うことにより、両面の溝が垂直方向にエッチングされる。

【0017】具体的エッチングの進行の様子を示すと、第1の主面12aのエッチング工程では、図4(a)のエッチング開始状態から、溝21aの先端部のみがエッチングされて、あるエッチング時間で図4(b)に示すように垂直方向のみに溝が深くなる。第2の主面12bのエッチング工程でも同様の垂直エッチングが溝21bにおいて生じ、この両面からのエッチングを交互に行うことにより、図4(b)に示すように両面の溝21a、21bを連通するアスペクト比の大きな貫通孔30が形成されることになる。なおエッチングの繰り返し周期や回数は任意であり、一方の面からの1回のエッチングで基板の半分までをエッチングし、他方の面からの1回のエッチングで残り半分をエッチングすることもできる。

#### 【0018】

【発明の効果】以上述べたようにこの発明によれば、光励起電解研磨法を適用して、シリコン基板の両面からの溝エッチングを組み合わせることにより、無用な横方向エッチングの影響を抑制し、また溝が二股に分かれるといった事態を防止して、シリコン基板に高アスペクト比の貫通孔を形成することができる。

## 【図面の簡単な説明】

【図1】 この発明の一実施例による光励起電解研磨装置の構成を示す。

【図2】 同実施例に用いるシリコン基板の断面構造を示す。

【図3】 同実施例における溝エッチングの原理を示す。

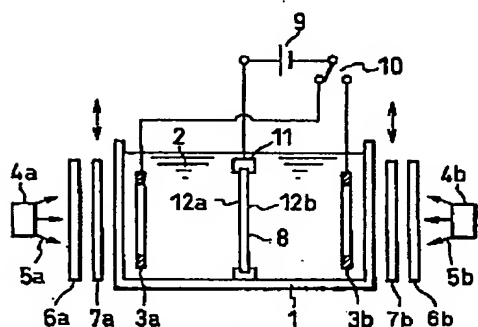
【図4】 同実施例における溝エッチングの進行の様子を示す。

【図5】 従来の光励起電解研磨法の問題点を説明するための図である。

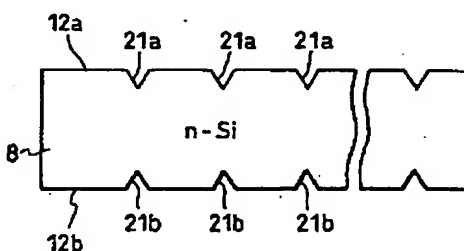
## 【符号の説明】

1…電解槽、2…HF溶液（電解液）、3a、3b…カソード電極、4a、4b…光源、5a、5b…励起光、6a、6b…赤外線吸収フィルタ、7a、7b…シャッター、8…シリコン基板、9…パルス電源、10…リレー、11…基板保持具、12a、12b…主面、21a、21b…溝、30…貫通孔。

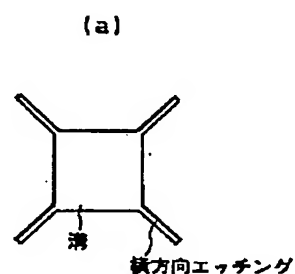
【図1】



【図2】



【図5】



【図4】

